

第1編 プリント板における EMC 設計の基本

第1章 はじめに

電子技術の応用の拡大や高度化に伴い、電子機器で本来、意図しない電磁界による誤動作、あるいは外部への干渉を引き起こす電磁環境問題が顕著になってきた。

電磁環境問題には、外部に妨害を与える問題（EMI:Electro Magnetic Interference）と外部からの不要電磁界により不具合を発生する問題（イミュニティ）がある。電磁環境問題は、時には重大な社会問題に発展する可能性を秘めている。このため、EMI、イミュニティそれぞれについては規制、規格が整備されており、規格をクリアしない製品を市場に出すことは出来ない。

一方、電子機器の動向として、電子デバイスの高速化、大規模化の進展により、電子回路も歩調を合わせて、高速回路・高密度実装化が進んでいる。これにより、電子機器の機能、性能は飛躍的に向上しているが、付随して必要となる電磁環境問題への対応も一層、困難となってきた。特に、EMIの不要電磁放射（以下、単に放射とする）対策は困難になってきている。これにはデジタル化の進展とクロックの高速化により、放射の発生しやすい周波数成分が増加することになったこと、さらに高密度実装の進展により、電子部品を搭載するプリント板に対する放射対策の適用も、大きく制約を受けるようになってきたことなどによる。

本稿「高速・高密度実装時代におけるプリント板の最適 EMC 設計」では、特に対応が困難とされている放射対策に焦点を当て、下記3編の構成にて、EMC (Electro Magnetic Compatibility) 設計の基本、EMI放射発生メカニズムを整理した上、高速・高密度実装時代に向けた最適 EMC 設計実現への課題と展望について解説、議論をしていきたい。

- 第1編 プリント板における EMC 設計の基本
- 第2編 多層プリント板の EMI 発生メカニズム
- 第3編 最適 EMC 設計に向けての課題と展望

第1編である本編では、EMC 設計上、最も重要であるプリント板の設計について、EMC 設計の原則および基本的なガイドラインについて整理する。

第2章 電子機器の動向と EMC 設計の対応

第1節 電子機器の動向

電子機器の動向とこれからの EMC 設計の対応を図 1-1 にまとめた。電子機器の動向は、大きく回路方式・構成と電子実装の両面から整理することができる。

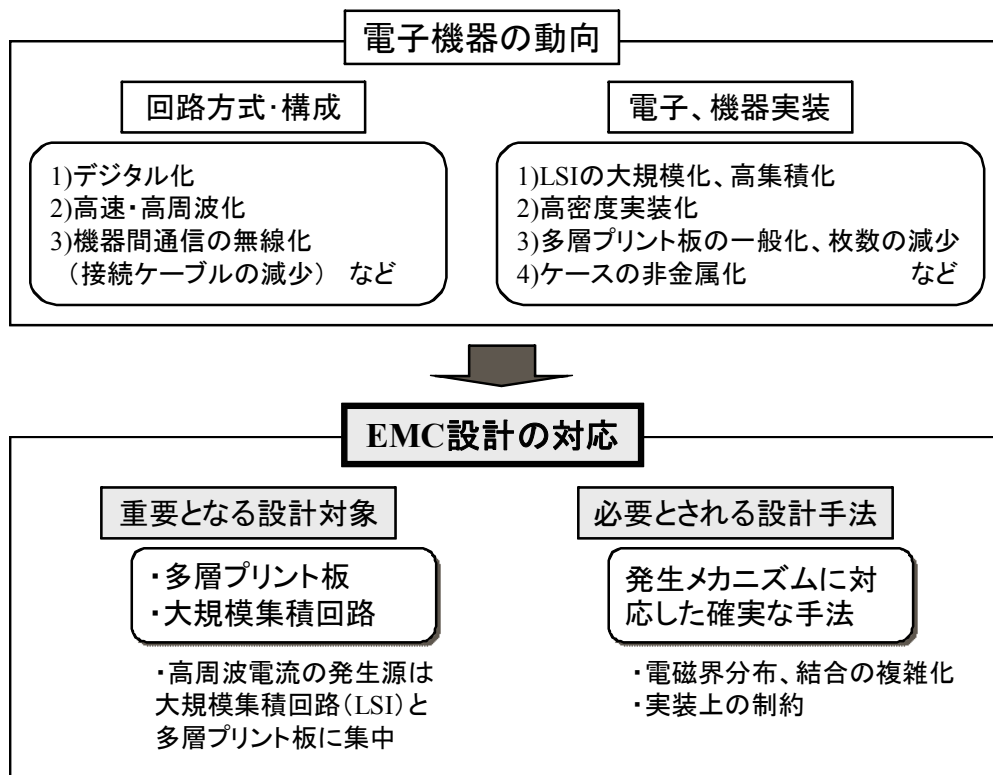


図1-1 電子機器の動向とEMC設計の対応

1. 回路方式・構成

回路方式・構成の基本的動向は、デジタル化、高速・高周波化の2点に集約される。デジタル化については、LSI(Large Scale Integrated Circuit)の大規模化を背景に、電子制御の拡大、制御の柔軟性などから、デジタル処理が拡大している。高速・高周波化については、単位時間当たりの情報処理能力、通信能力などの拡大のために、デバイス、伝送方式の高速・高周波化がとどまることなく進んでいる。留意すべきは、デジタル信号はアナログ信号と異なり、広帯域の周波数成分を持つことである。高速デジタル信号は高周波領域まで広く周波数成分を持つ。

2. 電子実装

電子回路実装の高密度化も勢いを弱めることなく進展している。主要デバイスであるLSIは高密度多ピン化している。増大する配線収容性に対応するために、高精細、多層プリント板の使用が一般的となり、しかも枚数の減少、あるいは一枚化が進んでいる。また、機器間通信は無線通信が増加し、機器の接続ケーブルも減少している。外部ケースは軽量化、デザインの柔軟性から、プラスチックモールドが主体となってきた。これらにより、高周波エネルギーの発生源であるデジタル制御回路が実装されているプリント板が、電磁界からみると、あたかも開放空間に置かれ

たような状態になってきた。

第2節 EMC 設計の対応

電子機器の動向に対して、EMC 設計としては重点的に対応すべき対象と対策手法も対応していく必要がある。

1. 重要となる EMC 設計の対象

EMC 現象のメカニズムは電子機器の全実装階層に渡るため、各実装階層においてボトムネットワークを作らない配慮設計を行うことが基本である。

そして、特に影響の大きな実装階層に対して、重点的に配慮設計を行うことが効果的である。電子機器の動向として、回路機能は LSI に集積され、EMC で問題となる高周波エネルギーは LSI を搭載するプリント板に集中することになる。また、外部ケースが非金属化されていくことから、筐体のシールド効果は期待できなくなる。自明のことであるが、重要となる EMC 設計の対象は、大規模回路が集積される LSI と高周波エネルギーが集中するプリント板となる。

なお、ここでは紙面の都合もあり、主にプリント板を中心に扱うこととする。

2. EMC 設計の手法

電子機器の高速・高周波化に伴い、意図しない電磁界の結合や放射が発生しやすくなる。電子回路実装の高密度化は、EMC 現象のメカニズムを複雑にする。これらにより、実機での評価試験後にシールドやノイズ対策部品を追加するといった、問題が発生した個所に蓋をするような対策は通用しなくなる。したがって、設計時点で、問題の発生しないように確実な対策を実施しておくことが不可欠となる。このためには、複雑であっても EMC 現象のメカニズムを解明し、そのメカニズムに対応した確実な対策設計手法が求められる。

第3章 EMC 設計の考え方

第1節 放射特性は何で決まるか

発生問題に対する原因調査は、図 1-2 に示すように、不具合となる現象が発生している個所と状況を特定して、そこから原因をたどることが鉄則である。放射 EMI の場合には、系（対象としている機器やシステム）の放射特性から見るべきである。対策を行う個所は、発生源に対して行うことが基本であり、かつ効果的であるが、原因の追求、特定については、確実に筋道を追うことが原則である。筆者の経験からも、発生源を想定しながら消去法で検討を進めることは、一見、近道のように思えるが、往々にして遠回りになることが多い。

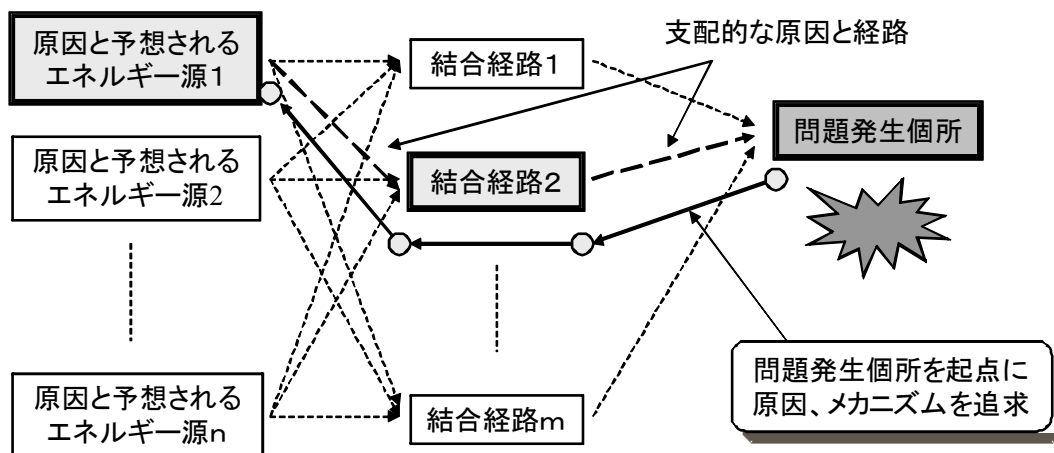


図 1-2 発生問題に対する原因調査の鉄則

系の放射特性は、図 1-3 に示すように周波数毎の放射電力強度の指向特性で規定される。放射電力強度の指向特性は、対象としている系の空間上の電磁界分布により決まる。したがって、放射に対する EMC 設計の原則は、系における電磁界の空間分布の周波数特性を管理すればよいことになる。そして、一般に言われている EMC 対策は必ず本原則に従っている。

次に、周波数領域の管理、空間電磁界分布の管理をプリント板設計の考え方と対応させてみよう。

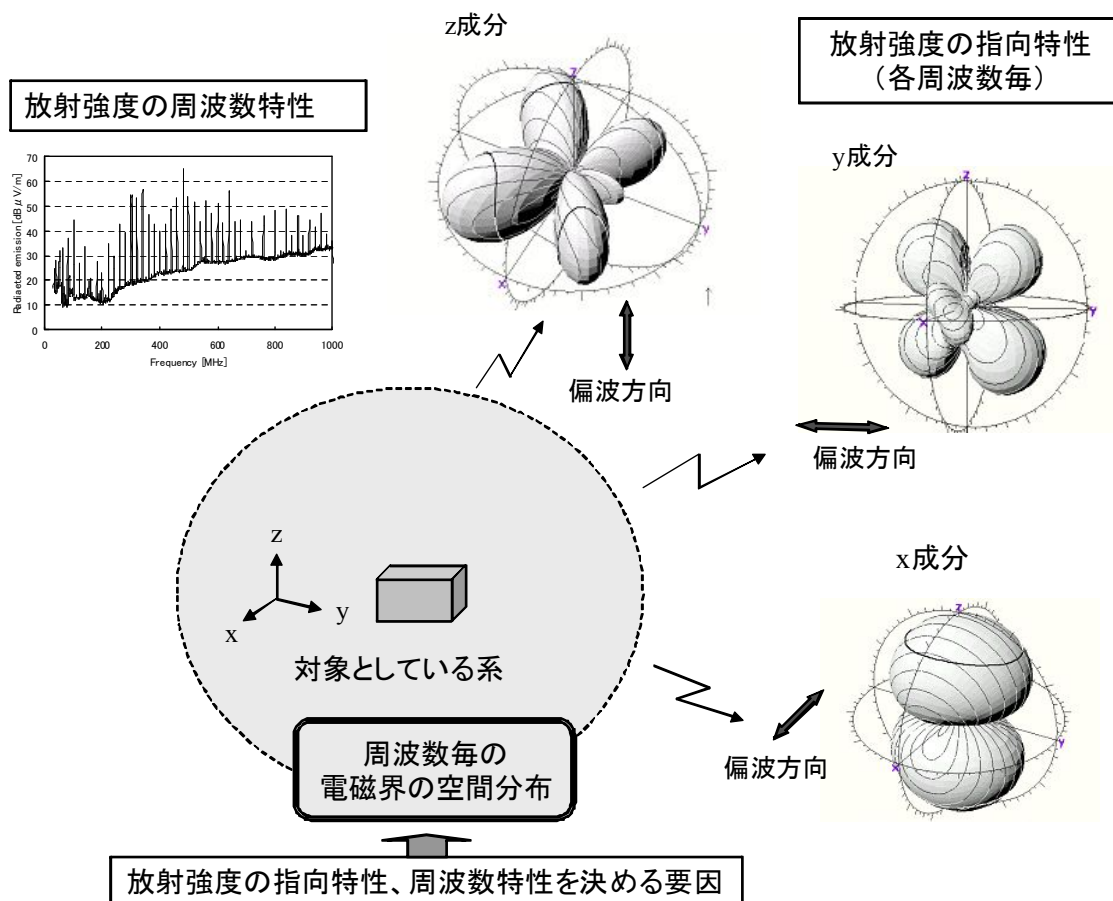


図 1-3 系の放射特性は何で決まるか

第 2 節 周波数領域の管理—不要な高周波成分は発生させない

周波数領域を管理することの基本は、信号として不必要な電磁界の高周波成分を発生させないことである。エネルギーとして、本来、プリント板上に存在しない周波数成分の電磁界が、外部への放射エネルギーになることはない。すなわち、非線形デバイス自体の特性から発生する高周波成分の中で、回路構成や配線構造による電磁界の結合、共振現象などのため特定の周波数成分が特に強く伝搬、放射されるのである。不要な高周波成分を発生させないためには、最適なデバイスの選択や回路構成、配線構造とする配慮が必要である。

第 3 節 空間電磁界分布の管理—電磁界が広がらないようにする（閉じた電磁界とする）

空間電磁界分布の管理とは、アンテナとして振舞いやすい寸法の大きな導体に、高周波電磁界が広く分布しないようにすることである。一般に、アンテナとして振舞う導体は、回路図上には記載されていることはない。また、最初から回路図上に記載されていない導体に電流を流そうとする設計者はいない。本来、回路機能として意図して流した電流が、何らかの意図しない結合により、伝搬しているのである。空間に電磁界が広がらないようにするためには、閉じた電磁界、すなわち電磁界が空間上に広がらないようにすることが基本である。このためには、高周波電流ループを小さくする、電磁界上、不連続部となる個所は作らない、外部導体へ信号以外の高周波成分が流れ出すことを遮断する、系のグラウンドを強化するなどの配慮が必要となる。

第4章 現状のプリント板設計

実際の電子機器設計において、大規模で複雑な電磁界の現象そのものを考慮して、設計を行うことは不可能である。また、機器全体、プリント板全体を解析可能な電磁界のツールも、現時点では存在しない。このため、複雑な電磁界の現象を単純化し、プリント板設計の扱える尺度に対応させて、設計上の指針などに置き換えた方が取り扱いやすい。このような考え方から、作成されたのが EMC 設計のガイドラインや設計ルールである。(ここでは、便宜的に、設計上の考え方を示す指針を設計ガイドライン、具体的な許容数値を設定しているものを設計ルールと呼ぶこととする。)

これらの設計ガイドラインや設計ルールは、各企業などで、カットアンドトライによるノイズ対策によるノウハウや単純化したモデルでの実験、解析を積み重ね、長年にわたり蓄積してきたものである。EMC 設計のガイドラインや設計ルールによるプリント板設計は、現在、広く実施されてきており、これにより EMC 設計の水準は格段に向上するとともに、安定してきた。

次に、プリント板の EMC 設計に適用されている基本的なガイドラインについて解説する。

第5章 EMC 設計の基本的なガイドライン

ここでは、一般的に EMC 設計に適用されている基本的なガイドラインについて、図 1-4 に示すような電子回路の基本 3 要素である回路機能を実行するデバイス、デバイスに接続される配線、および回路動作の基準となるグラウンドの 3 つの面から整理してみよう。

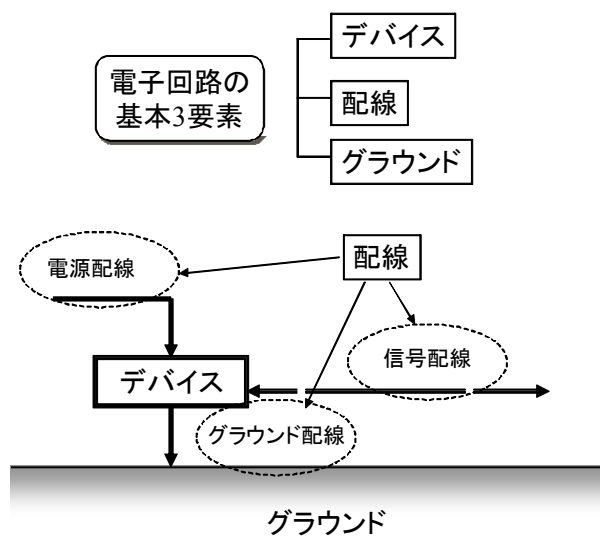


図1-4 電子回路の基本3要素

第1節 デバイスの選択と実装設計

回路機能が大規模な LSI に集積が進む中、EMC 設計の面からもデバイスの選択と実装設計は重要度が増している。特にデバイスは活用側からは、ブラックボックスに近い。設計ガイドラインの適用にあたっては、特に留意が必要である。ここでは、基本的な設計ガイドラインについて解説する。

1. できるだけ低速なデバイスに

EMC の観点からは、タイミングマージン上、問題のない程度まで低速のデバイスを使うべきである。

デジタル信号は、矩形の電圧信号で信号を伝送する。矩形の形状を確保するためには、広い周波数成分を必要とする。基本繰り返し周期は、回路上、必要な周期が必要となるが、立ち上がり、立下り時間が高速な場合、周波数スペクトラムは広範囲に広がる。しかも、広がった周波数スペクトラムは機能上、何のメリットも引き出さないばかりか、問題を引き起こす電磁界を生成することになる。

図 1-5 に示したのは、インバータ IC (Integrated Circuit) で、20MHz の信号を入力した場合の高速 IC (74ALVC04) と低速 IC (74LVC04) のグラウンド配線における近傍磁界強度の周波数特性の比較である。どちらも 20MHz の信号伝送には支障はない。ただし、スイッチング速度の速い 74ALVC04 は、1GHz まで広く高周波電流成分を発生させていることがわかる。

グラウンド配線の磁界強度の周波数特性比較

IC: インバータ、
信号周波数: 20MHz

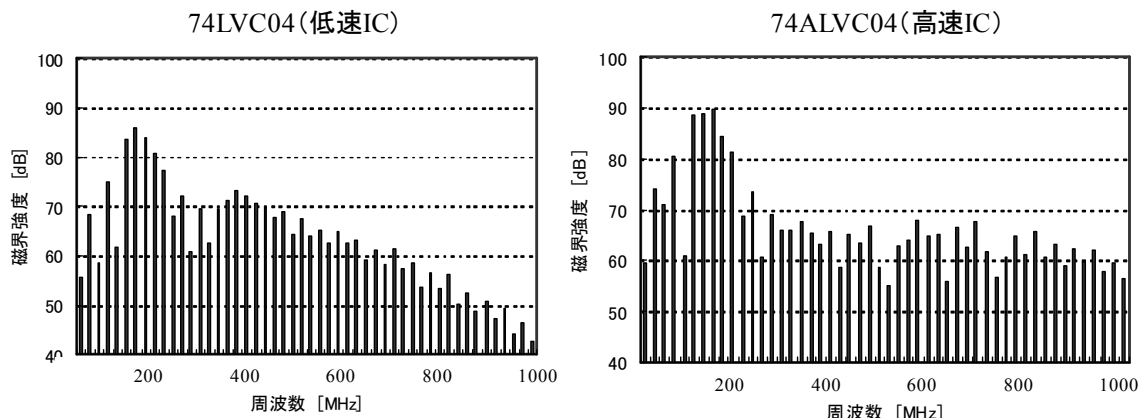
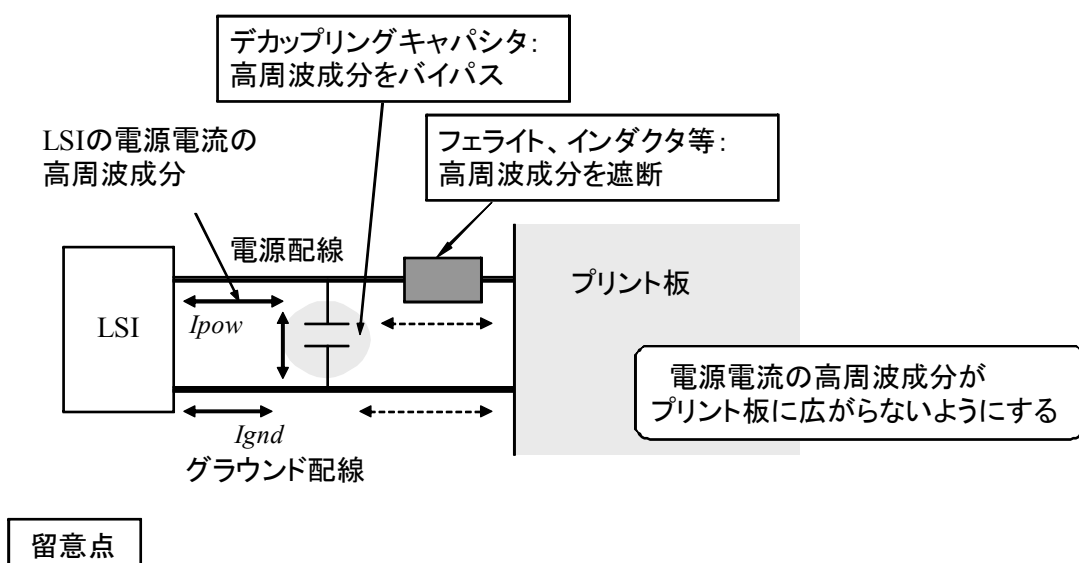


図 1-5 高速デバイスと低速デバイスの周波数特性の比較

2. デジタル LSI などにはデカップリング回路を

デジタル LSI などは、スイッチング時、瞬間的に大きな電流が流れる。これに対して、図 1-6 に示すように、デカップリング回路により、電源配線の高周波電流がプリント板上に広く分布するのを防止する。



留意点

- (1) 電源配線電流とグラウンド配線電流の差 $|I_{pow} - I_{gnd}|$ はデカップリングされない
- (2) デカップリングキャパシタによる電荷の供給で LSI のスイッチング速度が速くなる

図 1-6 デカップリング回路の例と留意点

EMC 設計としては、重要な手法であるが、デカップリングのみで、完全な対策ができるわけではない。以下のように留意すべき点が 2 点ある。

- (1) デカップリングが可能な高周波電流成分は、差動で流れる電源電流成分のみである。信号

電流の帰路電流として流れ込む電源電流はデカップリングのパスには入らない。この場合には、別途、プリント板上で、信号電流の帰路を直近に確保する配慮が必要となる。

(2) デカップリングキャパシタは、本来、高速にスイッチングする際、スイッチング速度を確保するために、デバイスが必要とする電荷を本キャパシタから補填するためのものでもある。当然、電荷が多く供給されるとスイッチング速度が速くなり、結果として電流の高周波成分が増加することになる。したがって、(1) で述べたようなデカップリングが不可能な信号電流成分については、EMC の点からは、むしろ逆効果となることがある。

(3) デジタル LSI などには安定したグラウンドを提供

デジタル LSI などには、周期的に瞬間的な大電流が流れる。デジタル LSI などに安定なグラウンド面が提供されていない場合には、不必要な高周波電流が広く分布するはめになる。さらにデカップリング回路も十分な機能を果たせなくなる。基準電位を安定させ、高周波電流の広がりを抑制するためには安定したグラウンドを提供する必要がある。

プリント板設計の点からは、図 1-7 に示すように、デジタル LSI などは、プリント板の層構成でグラウンド面が直近となる配置をする。さらに、QFP(Quad Flat Package) のようなパッケージの場合には、直下をグラウンドのベタ面とするようにすることが望ましい。

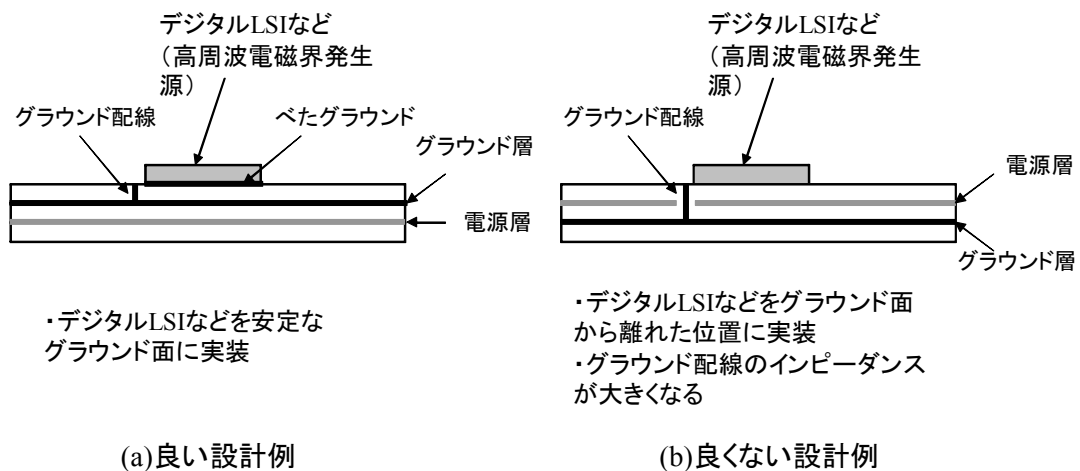


図1-7 デジタルLSIなどの実装設計

第2節 配線への配慮

プリント板の配線設計に関しては、単純なモデルで検討することができるため、設計ガイドラインが最も充実している。ここでは、代表的な設計ガイドラインを解説しよう。

1. 配線長を短く

デバイス間接続の配線長を短くすることが最も基本的なことである。集中定数回路の前提は、配線の長さや大きさを無視できることである。配線長がゼロであれば、反射、クロストーク、および電磁界の広がりも発生しない。

2. 配線の不連続部を少なく

配線の不連続部では、電磁界の分布も不連続となることから反射が発生し、結果として周辺に電磁界が広がることになる。レイアウト設計上はできるだけ避けるべきである。

配線の不連続部には、配線の先端が開放、90度のコーナー、特性インピーダンスの変化する部分、同軸-マイクロストリップ線路の変換部などがある。これら不連続部からの入力電力に対する放射電力の比率は、図 1-8 に示すように、すでに求められている^{1), 2)}。実際には、不連続部自体からの放射よりも、グラウンド面などに広がってしまう高周波電流による放射の影響が大きい。

また、同様にデジタル信号の配線では、通常、配線のインピーダンスより、レシーバの入力インピーダンスが大きく、反射が発生してしまう。このため、反射抑制のために、適当な終端回路を設けることが必要である。

1. マイクロストリップ線路の不連続部分からの放射

$$\text{一般式} \quad \frac{P_r}{P_{in}} = 240\pi^2 \cdot \left(\frac{h}{\lambda}\right)^2 \cdot \frac{F_i}{Z_c}$$

(1)先端開放

$$F_1 \approx \frac{8}{3\epsilon_{r,eff}}$$

(2)90度のコーナー

$$F_2 \approx \frac{4}{3\epsilon_{r,eff}}$$

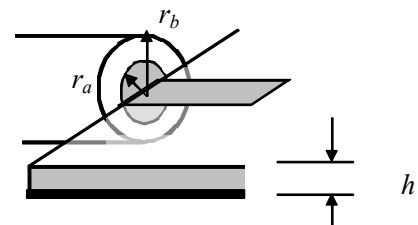
(3)特性インピーダンスの変化する部分

$$F_3 \approx F_1 \cdot \left(\frac{Z_{c2} - Z_{c1}}{Z_{c2} + Z_{c1}}\right)^2$$



2. 同軸-マイクロストリップ線路変換部からの放射

$$\frac{P_r}{P_{in}} = \frac{4Z_c}{9} \cdot \left\{ \frac{(r_b - r_a) \cdot r_a}{\lambda h} \right\}^2$$



P_r : 放射電力, P_{in} : 入射電力, Z_c : マイクロストリップ線路の特性インピーダンス, λ : 波長,
 $\epsilon_{r,eff}$: 実効比誘電率

図1-8 配線不連続部からの放射電力

3. 電流のリターン経路を確実、安定に

配線による電気エネルギーの伝搬は、導波管とは異なり、2本の配線に逆向きの電流が流れることによって行われる。図 1-9 に電気エネルギー伝搬のための線路構成とその前提を示す。平衡線路の場合には、平衡した2本線路で構成され、それぞれの線路が行きと帰りの経路を分担する。この場合、2本の線路が平衡していることが前提となる。不平衡線路の場合には、通常、細いストリップ導体と広い面状の基準面から構成され、信号電流はストリップ導体に流れ、面状の基準面がそのリターン経路となる。この場合、基準面が一様で無限大に近い広さを持っていることが前提となる。ところが、実際のプリント板設計において、このような理想的な基準面を形成することは不可能に近い。このため、特に影響の大きいものについては、以下に示すような配慮を行

う。

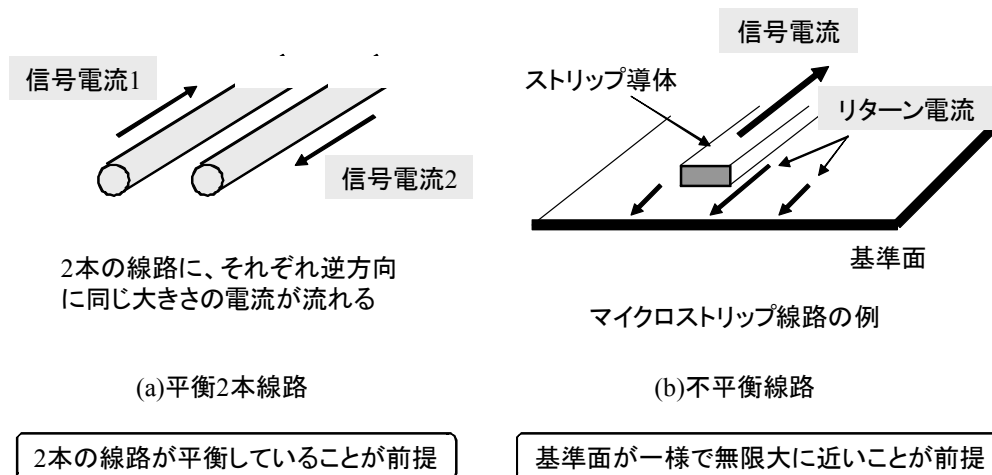


図1-9 電気エネルギー伝搬のための線路構成と前提

(1) 層間移動配線（ビア配線）を少なく

片面プリント板以外では信号配線層が複数層になることから、配線収容性を確保するためには、必然的に層間を移動する配線が必要となる。図1-10に例を示すが、層間を移動する配線は、マイクロストリップ線路構成のように直下の面を基準面として信号伝送している場合、基準面が他の基準面に切り替わることになる。信号伝送上からは、電磁界分布が不連続となり、信号波形の劣化を引き起こす。また、2つの基準面間でリターン電流相当の電荷の移動が必要となり、これは2つの基準面間を不必要に励振することになり、放射の原因となる広がった電磁界分布の原因となる。

原則として、ビア配線はできるだけ避けるべきである。特に、クロックのようなクリティカルな配線は、同一層内で配線すべきである。

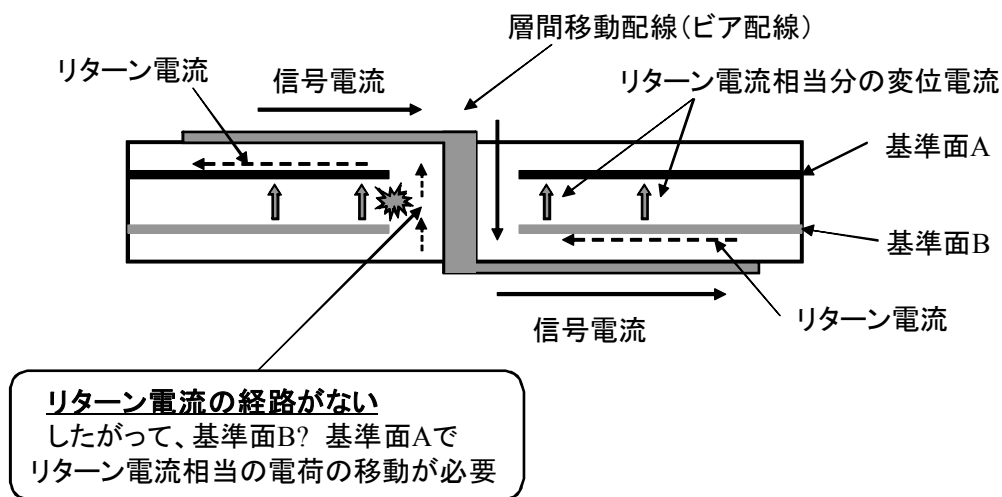
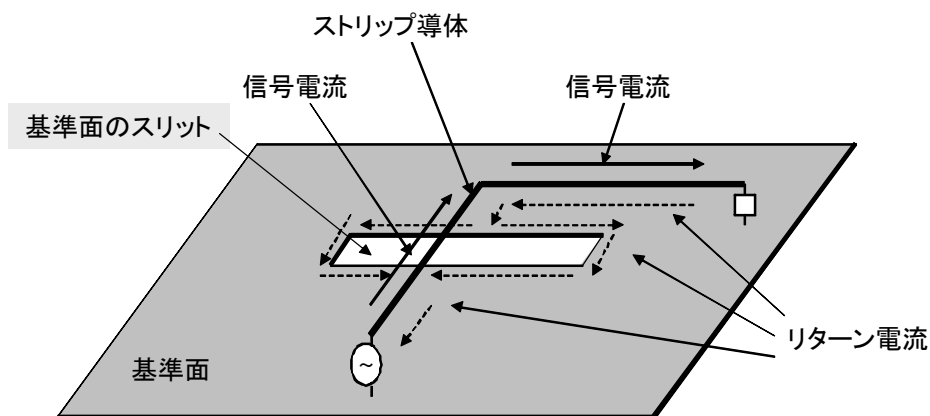


図1-10 層間移動配線(ビア配線)と電流の経路

(2) 基準面スリット部をストリップ導体の通過不可

リターン経路が直近に確保されない個所があった場合には、電磁界が不連続となる上、その個所から電磁界が広がることになる。これについて、よく言われている例として、図 1-11 に示すように、マイクロストリップ線路構成で、ストリップ導体が直下にスリットがある基準面を通過することは避けるべきである。



✦ リターン電流が基準面上に広がり、高周波電流の大きなループが形成される

図1-11 ストリップ導体が基準面スリット直上部を通過した場合の電流の経路

(3) クリティカルな配線は基板端部に配置しない

マイクロストリップ線路構成で、基板端部に信号配線を配置したような場合には、配線近傍の電磁界が対称とならず、基準面上に高周波電流が広く分布することになる。特に、クリティカルな配線には、安定した基準面を確保することが必要である。このため、クロック配線などは、基板端部には配置しないようにする。

4. その他

配線上での配慮には、今まで述べた配線により発生する電磁界の広がりを抑制するガイドラインのほかに、以下のように積極的に電磁界の広がり、あるいは外部からの影響を抑制する配慮設計も必要とされている。

- ① ロックのようなクリティカルな配線にはガードパターンを設ける。
- ② 外部インターフェイス部にフィルタ、ノイズ対策部品を活用し、外部への不要な電磁界の伝搬を抑制する。

第3節 グラウンド系の強化

通常、系の中で大きな導体を占めるのは、グラウンド系である。したがって、遠方界への放射となる系の電磁界の空間分布は、ほぼグラウンド系の電磁界分布で決まると考えてよい。

1. グラウンドの低インピーダンス化

グラウンドはできるだけ、図 1-12 に示すように、広い面積を確保し、低インピーダンス化することは EMC 対策に限らず回路実装設計の基本である。グラウンドは、回路動作として電位の基

準となる部分である。もし、系の中で、回路図上のグラウンドとは別に、電位がより安定している部分、言葉を変えればインピーダンスの最も低い導体があった場合、その導体を実質上、グラウンドとして振舞うことになる。この場合、回路図で想定したグラウンド部は不安定となり、系に不必要な電磁界を分布させる。

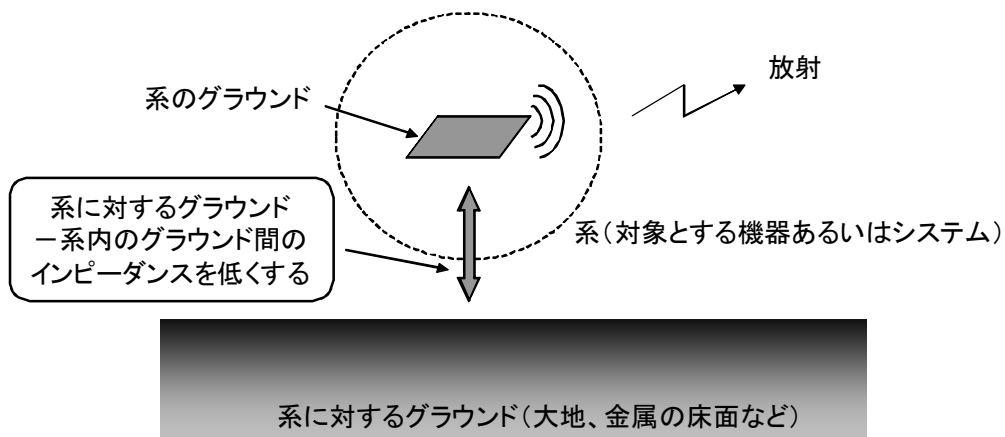


図1-12 系のグラウンドと放射

2. 浮いている導体は多点で、グラウンドに確実に接続

グラウンドなどとの接続が充分でない、一般に浮いていると言い方をする導体があると、それ自体がアンテナとして振舞う。あるいは電磁界の結合がしやすくなるため、他との意図しない結合を発生させやすいことになる。

最近、話題になっているものに、LSIの放熱対策のために装着するヒートシンクがある。電気の世界から見ると、浮いた導体が、最も高周波成分を発生する個所に密着して取り付けられていることになる。特に周波数が高くなると、その影響は大きくなる。

したがって、このような導体は、図1-13に示すように、波長に対して十分狭い間隔(一般には、(波長)/20以下の間隔)で、周辺端部をグラウンドに、しかも確実に接続することが必要である³⁾。

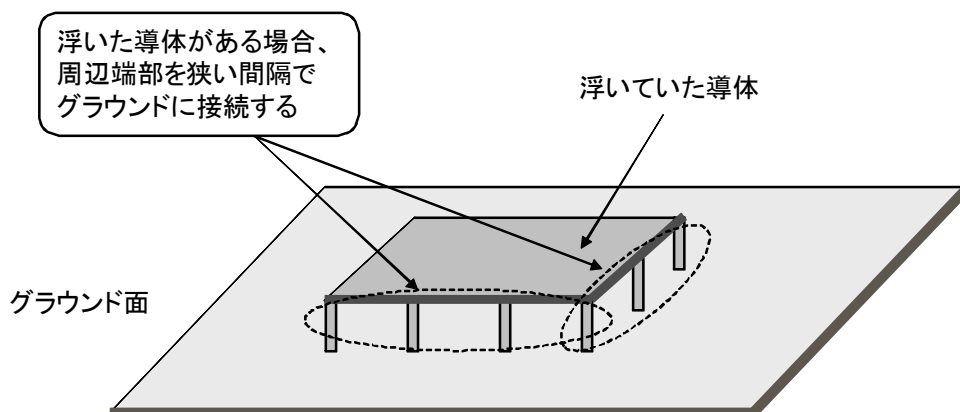


図1-13 浮いた導体の処理

以上、他にもいくつかあるが、一般的に知られている EMC 設計の基本ガイドラインを整理してみた。改めて設計ガイドラインをみると第 3 章の周波数領域の管理、電磁界空間分布の管理のどちらか、あるいは両方に関連していることが確認できると思う。ガイドラインは基本原則を実際の設計上の配慮事項に置き換えたものである。

第6章 まとめ

第1編である本編では、EMC設計上、最も重要であるプリント板の設計を取り上げ、EMC設計の原則および基本的なガイドラインについて、放射対策を中心に整理した。

対象とする系の放射特性は、周波数毎の放射電力強度の指向特性で規定される。放射電力強度の指向特性は、系の空間上の電磁界分布に起因する。したがって、放射に対するEMC設計の基本原則は、周波数毎の系の空間電磁界分布を管理するということになる。

現在、広く活用されているEMC設計の基本ガイドラインは、本基本原則を実際のプリント板設計上の配慮事項に置き換えたものである。したがって、設計のガイドラインを絶対的なものと扱うより、なぜこのようなガイドラインが作られているのか、その背景を理解することが重要である。方式検討や設計作業中に迷った場合に、基本原則に戻って考え直すと間違いの少ない設計ができる。

次編では、「多層プリント板のEMI発生メカニズム」と題して、電子回路の高密度実装化に伴い、多層化するプリント板のEMC設計を行う上で、意外と知られていない多層プリント板におけるEMI発生メカニズムについて解説を行う。

—第1編 参考文献—

- 1) 小西良弘：“実用マイクロ波回路設計ガイド”、総合電子出版社、1996
- 2) L.Lewin：“Radiation from discontinuity in Strip-line”, Proc. Inst. Elect. Eng.107, Feb. 1960
- 3) Mark I. Montrose：“Printed Circuit Board Design Techniques for EMC Compliance second edition”, IEEE Press, 2000